

#2

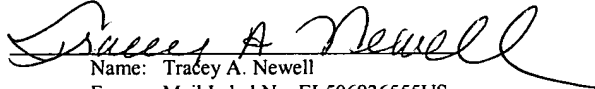
10/090954
03/05/02
PTO

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:	:		
Fumihiko KATO	:		
Application No.: To be assigned	:	Art Unit:	To be assigned
Filed: March 5, 2002	:	Examiner:	To be assigned
For: SIGNAL-ADJUSTED LCD CONTROL UNIT	:	Docket No.:	FPM-02901

Certificate of Express Mailing

I hereby certify that the foregoing documents are being deposited with the United States Postal Service as express mail, postage prepaid, in an envelope addressed to Box Patent Application, Commissioner for Patents, Washington, DC 20231 on this date of March 5, 2002.


Name: Tracey A. Newell
Express Mail Label No. EL50692655US

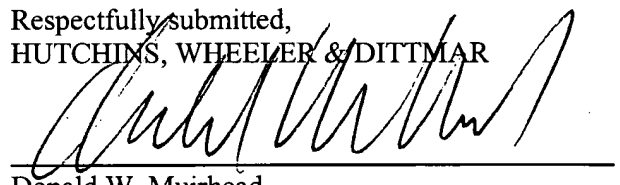
SUBMISSION OF PRIORITY DOCUMENT

Commissioner for Patents
Washington, DC 20231

Sir:

Attached hereto is Japanese Application No. 2001-061433, filed March 6, 2001, a priority document for the above-referenced application. Should there be any questions after reviewing this submission, the Examiner is invited to contact the undersigned at 617-951-6676.

Respectfully submitted,
HUTCHINS, WHEELER & DITTMAR



March 5, 2002
Date

Donald W. Muirhead
Reg. No. 33,978
Patent Group
Hutchins, Wheeler & Dittmar
101 Federal Street, Boston, MA 02110-1804

日本国特許庁
JAPAN PATENT OFFICE

#2

JC996 U.S. PTO
10/090954
03/05/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

2001年 3月 6日

出願番号
Application Number:

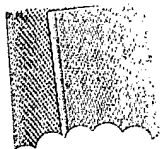
特願2001-061433

[ST.10/C]:

[JP2001-061433]

出願人
Applicant(s):

山形日本電気株式会社

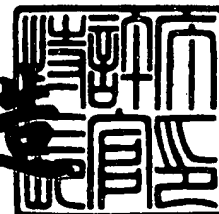


CERTIFIED COPY OF
PRIORITY DOCUMENT

2002年 1月11日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3113068

【書類名】 特許願

【整理番号】 00410158

【提出日】 平成13年 3月 6日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 H04N 05/202

【発明の名称】 液晶駆動装置

【請求項の数】 5

【発明者】

【住所又は居所】 山形県山形市北町四丁目 1 2 番 1 2 号 山形日本電気株式会社内

【氏名】 加藤 文彦

【特許出願人】

【識別番号】 390001915

【氏名又は名称】 山形日本電気株式会社

【代理人】

【識別番号】 100096231

【弁理士】

【氏名又は名称】 稲垣 清

【電話番号】 03-5295-0851

【手数料の表示】

【予納台帳番号】 029388

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9903855

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶駆動装置

【特許請求の範囲】

【請求項 1】 液晶パネルの特性に応じた γ 信号及び V_{com} 信号を発生し、画像データ信号に従う画像が所定の階調度で表示されるように、前記 γ 信号及び V_{com} 信号に基づいて、液晶パネルを交流駆動する液晶駆動装置において、

ソフトウェアで指定されて、複数の電位アドレス信号から順次に選択される 1 つの電位アドレス信号と、正極又は負極を交互に選択するための極性制御信号とを発生する信号発生回路と、

順次に選択された複数 ($N+M$ 個) の電位アドレス信号に基づいて、 N 個の γ 電圧信号から成る γ 電圧信号群と、 M 個の V_{com} 電圧信号から成る V_{com} 電圧信号群とを発生する電位生成回路と、

前記 N 個の γ 電圧信号、 M 個の V_{com} 電圧信号及び前記極性制御信号が入力され、前記 γ 電圧信号群の内から特定の γ 電圧信号をその極性と共に選択すると共に、特定の V_{com} 電圧信号を出力するインピーダンス変換回路と、

前記インピーダンス変換回路から出力される γ 電圧信号に基づいて前記画像データ信号の電圧を出力する液晶駆動回路とを備えることを特徴とする液晶駆動装置。

【請求項 2】 前記電位生成回路は、高電圧電源と低電圧電源との電位差を分圧し、複数の参照電圧を発生する抵抗ストリングス回路と、

前記電位アドレス信号に基づいて γ 電位アドレスをラッチする N 個のデータラッチ回路と、前記 γ 電位アドレスを γ デジタル信号に変換する N 個のデコーダ回路と、前記 γ デジタル信号に基づいて前記複数の参照電圧の中から 1 つの電圧を選択する N 個の DA コンバータ回路とを有し、前記 γ 電圧信号群を発生する γ 電位出力回路と、

前記電位アドレス信号に基づいて COM 電位アドレスをラッチする M 個のデータラッチ回路と、前記 COM 電位アドレスを COM デジタル信号に変換する M 個のデコーダ回路と、前記 COM デジタル信号に基づいて前記複数の参照電圧の中から 1 つの電圧を選択する M 個の DA コンバータ回路とを有し、前記 V_{com} 電圧

信号群を発生するVcom電位出力回路とを備える、請求項1に記載の液晶駆動装置。

【請求項3】 前記インピーダンス変換回路は、前記 γ 電圧信号群の各電圧と同じN個の電圧から成る γ 出力電圧群を発生する γ 電圧用オペアンプ群と、

前記Vcom電圧群の各電圧と同じM個の電圧から成るCOM出力電圧群を発生するVcom電圧用オペアンプ群と、

前記 γ 出力電圧群及びCOM出力電圧群の各電圧出力ライン上に静電容量を与える静電容量部と、

前記極性制御信号に基づいて、前記 γ 出力電圧群及びCOM出力電圧群の中から所定の電圧を夫々選択し、前記 γ 信号及びVcom信号を夫々発生する極性制御部とを備える、請求項1に記載の液晶駆動装置。

【請求項4】 前記液晶駆動回路は、前記選択された γ 電圧信号に基づいて前記 γ 補正用電圧を発生する γ 補正抵抗回路と、前記 γ 補正電圧に基づいて画像データ信号の電圧を出力する画像出力回路とを備え、該画像出力回路は、前記画像データ信号をラッチするJ個のデータラッチ回路と、前記画像データ信号を画像デジタル信号に変換するJ個のデコーダ回路と、前記画像デジタル信号に基づいて前記 γ 補正用電圧群から1つの電圧を選択するJ個のDAコンバータ回路とを有する、請求項1に記載の液晶駆動装置。

【請求項5】 前記電位生成回路、インピーダンス変換回路、及び、液晶駆動装置が、1つのICチップ上に搭載される、請求項1～4の何れかに記載の液晶駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶駆動装置に関し、より詳細には、携帯電話等の小型の携帯機器に搭載される液晶表示パネル等を駆動する液晶駆動装置に関するものである。

【0002】

【従来の技術】

現在液晶表示（以下、LCDと呼ぶ）装置は、コンピュータ等の携帯機器の表

示装置として不可欠である。特に、携帯電話に搭載されるLCD装置では、小型化・軽量化が不可欠である。

【0003】

図5は、従来のLCD装置のブロック図である。LCD装置は、液晶駆動回路4と液晶パネル6とを有する表示部、及び、 γ 補正抵抗部71とインピーダンス変換器72と抵抗ストリング部73とVcom駆動回路74とを有する表示制御部7で構成される。液晶駆動回路4は、1チップの液晶駆動回路ICとして液晶パネル6に搭載され、表示制御部7は、外部回路として液晶パネル6とは別に搭載される。

【0004】

γ 補正抵抗部71及び抵抗ストリング部73は、高電圧電源Vccと低電圧電源Vssとの間に直列に接続された複数の抵抗により、複数の電圧を発生する。インピーダンス変換器72は、 γ 補正抵抗部71から出力されるN個の電圧のインピーダンスを変換し、N個の電圧から成る γ 電圧信号103を液晶駆動回路4に入力する。 γ 電圧信号103を伝送する各信号線には、キャパシタが配置される。液晶駆動回路4は、 γ 電圧信号103に基づいて、画像データ信号107を複数の電圧信号から成る画像信号108に変換し、液晶パネル6に入力する。

【0005】

Vcom駆動回路74は、抵抗ストリング部73から出力される電圧に基づいて、M個の電圧から成るVcom電圧信号104を発生し、液晶パネル6に入力する。液晶パネル6は、画像信号108及びVcom電圧信号104に基づいて液晶パネルの交流駆動を行い、文字や画像を表示する。

【0006】

【発明が解決しようとする課題】

上記従来のLCD装置では、液晶パネル6の制御に当って、画像信号108を入力する液晶駆動回路4、及び、Vcom電圧信号104を入力する表示制御部7に機能を夫々分担し、液晶パネルと外部回路とに分割して配置される。

【0007】

液晶パネル6を構成する液晶表示素子は、印加電圧に対する光透過率特性が非

直線性を示す。液晶駆動回路 4 は、光透過率特性の γ 曲線に対応する γ 補正を行った γ 電圧信号 1 0 3 に基づいて、液晶パネル 6 に所定のコントラストを与えている。

【 0 0 0 8 】

液晶表示素子は、直流電圧駆動を用いると、液晶パネル 6 の電極表面で電気化学反応が起き、LCD 装置の寿命が短くなるので、上記のように一定の周期で電圧極性を反転させる交流電圧駆動を用いる。しかし、交流電圧駆動では、液晶パネル 6 は、寄生容量等の影響により駆動電圧波形がなまり、波形の正極側面積と負極側面積とが一致せず、直流成分が生じて画面がちらちらするフリッカ等の悪影響がある。液晶パネル 6 は、Vcom 信号に基づいて、この駆動電圧を完全な交流にして、直流成分による悪影響を抑える。

【 0 0 0 9 】

γ 信号及び Vcom 信号は、液晶パネル 6 との関連性が強く、液晶パネル 6 に対応する固有の適正值がある。 γ 信号及び Vcom 信号に対する調整には、 γ 補正抵抗部 7 1 及び抵抗ストリング部 7 3 を構成する外付け各抵抗を所定の値にするハードウェア的な作業を要する。 γ 補正抵抗部 7 1 は、外付け抵抗の値を調整して γ 補正すると、 γ 補正による電圧の分解能が低いので、更に抵抗を追加し分解能を高める必要があり、ハードウェア的な調整作業が複雑である。

【 0 0 1 0 】

また、LCD 装置は、液晶パネル 6、液晶駆動回路 4 の液晶駆動回路 IC、及び、表示制御部 7 の外部回路の構成部品を要し、特に外部回路を構成する外部部材が多い。このため、従来の LCD 装置は、調整作業が複雑であり、また外部部材のために、小型化及び低コスト化が困難になるという問題がある。

【 0 0 1 1 】

本発明は、上記したような従来の技術が有する問題点を解決するためになされたものであり、小型化及び低コスト化が容易で調整作業が容易な液晶駆動装置を提供することを目的とする。

【 0 0 1 2 】

【課題を解決するための手段】

上記目的を達成するため、本発明の液晶駆動装置は、液晶パネルの特性に応じた γ 信号及び V_{com} 信号を発生し、画像データ信号に従う画像が所定の階調度で表示されるように、前記 γ 信号及び V_{com} 信号に基づいて、液晶パネルを交流駆動する液晶駆動装置において、ソフトウェアで指定されて、複数の電位アドレス信号から順次を選択される 1 つの電位アドレス信号と、正極又は負極を交互に選択するための極性制御信号とを発生する信号発生回路と、順次を選択された複数 ($N+M$ 個) の電位アドレス信号に基づいて、 N 個の γ 電圧信号から成る γ 電圧信号群と、 M 個の V_{com} 電圧信号から成る V_{com} 電圧信号群とを発生する電位生成回路と、前記 N 個の γ 電圧信号、 M 個の V_{com} 電圧信号及び前記極性制御信号が入力され、前記 γ 電圧信号群の内から特定の γ 電圧信号をその極性と共に選択すると共に、特定の V_{com} 電圧信号を出力するインピーダンス変換回路と、前記インピーダンス変換回路から出力される γ 電圧信号に基づいて前記画像データ信号の電圧を出力する液晶駆動回路とを備えることを特徴とする。

【 0 0 1 3 】

本発明の液晶駆動装置は、 γ 信号及び V_{com} 信号の発生が、信号発生回路が発生する電位アドレス信号及び極性制御信号に基づいて、制御されることにより、液晶パネルに応じた γ 信号及び V_{com} 信号の調整作業が、信号発生回路に対するソフトウェア制御により行えるので、外付け抵抗等によるハードウェア的な調整作業や外部部材が必要なくなり、液晶駆動回路 IC 及び外部回路として分担していた 2 つの構成部材を 1 つの構成部材にできるので、小型化及び低コスト化が容易になり、調整作業が容易なる。

【 0 0 1 4 】

本発明の液晶駆動装置では、前記電位生成回路、インピーダンス変換回路、及び、液晶駆動装置が、1 つの IC チップ上に搭載されることが好ましい。この場合、液晶駆動装置 IC として 1 チップ化することが容易になる。

【 0 0 1 5 】

本発明の液晶駆動装置では、前記電位生成回路は、高電圧電源と低電圧電源との電位差を分圧し、複数の参照電圧を発生する抵抗ストリングス回路と、前記電位アドレス信号に基づいて γ 電位アドレスをラッチする N 個のデータラッチ回路

と、前記 γ 電位アドレスを γ デジタル信号に変換する N 個のデコーダ回路と、前記 γ デジタル信号に基づいて前記複数の参照電圧の中から 1 つの電圧を選択する N 個の DA コンバータ回路とを有し、前記 γ 電圧信号群を発生する γ 電位出力回路と、前記電位アドレス信号に基づいて COM 電位アドレスをラッチする M 個のデータラッチ回路と、前記 COM 電位アドレスを COM デジタル信号に変換する M 個のデコーダ回路と、前記 COM デジタル信号に基づいて前記複数の参照電圧の中から 1 つの電圧を選択する M 個の DA コンバータ回路とを有し、前記 V_{com} 電圧信号群を発生する V_{com} 電位出力回路とを備えること、前記インピーダンス変換回路は、前記 γ 電圧信号群の各電圧と同じ N 個の電圧から成る γ 出力電圧群を発生する γ 電圧用オペアンプ群と、前記 V_{com} 電圧群の各電圧と同じ M 個の電圧から成る COM 出力電圧群を発生する V_{com} 電圧用オペアンプ群と、前記 γ 出力電圧群及び COM 出力電圧群の各電圧出力ライン上に静電容量を与える静電容量部と、前記極性制御信号に基づいて、前記 γ 出力電圧群及び COM 出力電圧群の中から所定の電圧を夫々選択し、前記 γ 信号及び V_{com} 信号を夫々発生する極性制御部とを備えること、又は、前記液晶駆動回路は、前記選択された γ 電圧信号に基づいて前記 γ 補正用電圧を発生する γ 補正抵抗回路と、前記 γ 補正電圧に基づいて画像データ信号の電圧を出力する画像出力回路とを備え、該画像出力回路は、前記画像データ信号をラッチする J 個のデータラッチ回路と、前記画像データ信号を画像デジタル信号に変換する J 個のデコーダ回路と、前記画像デジタル信号に基づいて前記 γ 補正用電圧群から 1 つの電圧を選択する J 個の DA コンバータ回路とを有することもできる。

【0016】

【発明の実施の形態】

以下、本発明の実施形態例に基づいて、本発明の液晶駆動装置について図面を参照して説明する。図 1 は、本発明の一実施形態例の液晶駆動装置を搭載した LCD 装置のブロック図である。 LCD 装置は、液晶駆動装置 1 及び液晶パネル 6 を有する。液晶駆動装置 1 は、電位生成回路 2、インピーダンス変換回路 3、液晶駆動回路 4、及び、信号発生回路 5 で構成される。液晶駆動回路 4 及び液晶パネル 6 は、表示部を構成し、電位生成回路 2、インピーダンス変換回路 3、及び

、信号発生回路 5 は、表示制御部を構成する。

【0017】

液晶駆動装置 1 は、1 チップ化した液晶駆動装置 IC として製造される。LCD 装置は、従来搭載されていた液晶駆動回路 IC 及び外部回路の 2 つの構成部材に代えて、液晶駆動装置 IC の 1 つの構成部材を搭載する。

【0018】

信号発生回路 5 は、電位アドレス信号 105 及び極性制御信号 106 を発生し、電位アドレス信号 105 を電位生成回路 2 に入力し、極性制御信号 106 をインピーダンス変換回路 3 に入力する。電位生成回路 2 は、電位アドレス信号 105 に基づいて、N 個の電圧から成る γ 電圧信号群 101、及び、M 個の電圧から成る V_{com} 電圧信号群 102 を生成し、 γ 電圧信号群 101 及び V_{com} 電圧信号群 102 をインピーダンス変換回路 3 に入力する。

【0019】

インピーダンス変換回路 3 は、極性制御信号 106 に基づいて、 γ 電圧信号群 101 及び V_{com} 電圧信号群 102 を夫々 γ 電圧信号 103 及び V_{com} 電圧信号 104 のインピーダンスを変換する。インピーダンス変換回路 3 は、 γ 電圧信号 103 を液晶駆動回路 4 に入力し、 V_{com} 電圧信号 104 を液晶パネル 6 に入力する。液晶駆動回路 4 は、 γ 電圧信号 103 に基づいて、画像データ信号 107 を画像信号 108 に変換し、液晶パネル 6 に入力する。

【0020】

図 2 は、図 1 の電位生成回路 2 の構成を示す。電位生成回路 2 は、抵抗ストリングス回路 21、 γ 電位出力回路 22、及び、 V_{com} 電位出力回路 23 で構成される。抵抗ストリングス回路 21 は、 $X+1$ 個の抵抗 $R_{a1} \sim R_{aX+1}$ で構成される。

【0021】

抵抗 $R_{a1} \sim R_{aX+1}$ は、値が全て等しく、高電圧電源ライン V_{cc} から低電圧電源ライン V_{ss} までの間に、この順で直列に接続される。抵抗ストリングス回路 21 は、高電圧電源 V_{cc} から低電圧電源 V_{ss} までの電圧を等間隔に $X+1$ に分圧し、 X 個の電圧 $V_a(1) \sim V_a(X)$ をこの順で発生する。この X は、 γ 電位出力回

路 22 及び V_{com} 電位出力回路 23 が参照できる電圧値の個数を示す。

【0022】

γ 電位出力回路 22 は、データラッチ回路 201 ~ 20n、デコーダ回路 211 ~ 21n、及び、DAコンバータ回路 221 ~ 22n で構成される。データラッチ回路 201、デコーダ回路 211、及び、DAコンバータ回路 221 は、第 1 番目の γ 電位出力部分を構成し、以下同様に、データラッチ回路 20n、デコーダ回路 21n、及び、DAコンバータ回路 22n は、第 N 番目の γ 電位出力部分を構成する。

【0023】

V_{com} 電位出力回路 23 は、データラッチ回路 231 ~ 23m、デコーダ回路 241 ~ 24m、及び、DAコンバータ回路 251 ~ 25m で構成される。データラッチ回路 231、デコーダ回路 241、及び、DAコンバータ回路 251 は、第 1 番目の V_{com} 電位出力部分を構成し、以下同様に、データラッチ回路 23m、デコーダ回路 24m、及び、DAコンバータ回路 25m は、第 M 番目の V_{com} 電位出力部分を構成する。

【0024】

抵抗ストリングス回路 21 は、電圧 $V_a(1) \sim V_a(L)$ を DAコンバータ回路 221 に入力し、電圧 $V_a(L+1) \sim V_a(2 \cdot L)$ を DAコンバータ回路 222 に入力し、以下同様にして、電圧 $V_a((N-1) \cdot L + 1) \sim V_a(N \cdot L)$ を DAコンバータ回路 22n に入力する。

【0025】

抵抗ストリングス回路 21 は、電圧 $V_a(1) \sim V_a(L)$ を DAコンバータ回路 251 に入力し、電圧 $V_a(L+1) \sim V_a(2 \cdot L)$ を DAコンバータ回路 252 に入力し、以下同様に、電圧 $V_a([\{(M/2) - 1\} \cdot L] + 1) \sim V_a((M/2) \cdot L)$ を DAコンバータ回路 25(m/2) に入力する。

【0026】

抵抗ストリングス回路 21 は、電圧 $V_a([\{N - (M/2)\} \cdot L] + 1) \sim V_a([\{N - (M/2) + 1\} \cdot L])$ を DAコンバータ回路 25(m/2 + 1) に入力し、電圧 $V_a([\{N - (M/2) + 1\} \cdot L] + 1) \sim V_a([\{$

$N - (M/2) + 2 \} \cdot L]$) を DA コンバータ回路 25 ($m/2 + 2$) に入力し、以下同様に、電圧 $V_a ([\{N - 1\} \cdot L] + 1) \sim V_a (N \cdot L)$ を DA コンバータ回路 25 m に入力する。

【0027】

データラッチ回路 201 ~ 20 n 及び 231 ~ 23 m には、電位アドレス信号 105 が入力される。電位アドレス信号 105 は、 γ 及び COM の電位アドレスが $M + N$ ビットのデータとして時系列に伝送される信号である。 γ クロック 111 ~ 11 n 、及び、COM クロック 121 ~ 12 m は、電位アドレス信号 105 に同期して夫々発生する。

【0028】

データラッチ回路 201 は、 γ クロック 111 に同期して、対応する γ 電位アドレスをラッチし、デコーダ回路 211 に入力する。以下同様にして、データラッチ回路 20 n は、 γ クロック 11 n に同期して、対応する γ 電位アドレスをラッチし、デコーダ回路 21 n に入力する。 γ 電位アドレスは、0 から L までの範囲から任意の値が設定される。

【0029】

データラッチ回路 231 は、COM クロック 121 に同期して、対応する COM 電位アドレスをラッチし、デコーダ回路 241 に入力する。以下同様にして、データラッチ回路 23 m は、COM クロック 12 m に同期して、対応する COM 電位アドレスをラッチし、デコーダ回路 24 m に入力する。COM 電位アドレスは、0 から L までの範囲から任意の値が設定される。

【0030】

デコーダ回路 211 ~ 21 n は夫々、 γ 電位アドレスを γ デジタル信号に変換し、DA コンバータ回路 221 ~ 22 n に入力する。デコーダ回路 241 ~ 24 m は夫々、COM 電位アドレスを COM デジタル信号に変換し、DA コンバータ回路 251 ~ 25 m に入力する。DA コンバータ回路 221 ~ 22 n 及び 251 ~ 25 m は、入力されるデジタル信号に基づいて、 L 個の中からデジタル信号が示す 1 つの電圧 V_a を選択し、アナログ信号として出力する。

【0031】

DAコンバータ回路221は、 γ デジタル信号に基づいて、電圧 $Va(1) \sim Va(L)$ の何れか1つを選択し、同じ電圧のアナログ信号の電圧 $Vb(1)$ を出力する。DAコンバータ回路222は、 γ デジタル信号に基づいて、電圧 $Va(L+1) \sim Va(L \cdot 2)$ の何れか1つを選択し、同じ電圧のアナログ信号の電圧 $Vb(2)$ を出力する。以下同様に、DAコンバータ回路22nは、 γ デジタル信号に基づいて、電圧 $Va((N-1) \cdot L) \sim Va(N \cdot L)$ の何れか1つを選択し、同じ電圧のアナログ信号の電圧 $Vb(N)$ を出力する。

【0032】

DAコンバータ回路251は、COMデジタル信号に基づいて、電圧 $Va(1) \sim Va(L)$ の何れか1つを選択し、同じ電圧のアナログ信号の電圧 $Vc(1)$ を出力する。DAコンバータ回路252は、COMデジタル信号に基づいて、電圧 $Va(L+1) \sim Va(2 \cdot L)$ の何れか1つを選択し、同じ電圧のアナログ信号の電圧 $Vc(2)$ を出力する。以下同様に、DAコンバータ回路25($m/2$)は、COMデジタル信号に基づいて、電圧 $Va([\{(M/2) - 1\} \cdot L] + 1) \sim Va((M/2) \cdot L)$ の何れか1つを選択し、同じ電圧のアナログ信号の電圧 $Vc(M/2)$ を出力する。

【0033】

DAコンバータ回路25($m/2 + 1$)は、COMデジタル信号に基づいて、電圧 $Va([\{N - (M/2)\} \cdot L] + 1) \sim Va([\{N - (M/2) + 1\} \cdot L])$ の何れか1つを選択し、同じ電圧のアナログ信号の電圧 $Vc((M/2) + 1)$ を出力する。DAコンバータ回路25($m/2 + 2$)は、COMデジタル信号に基づいて、電圧 $Va([\{N - (M/2) + 1\} \cdot L] + 1) \sim Va([\{N - (M/2) + 2\} \cdot L])$ の何れか1つを選択し、同じ電圧のアナログ信号の電圧 $Vc((M/2) + 2)$ を出力する。以下同様に、DAコンバータ回路25mは、COMデジタル信号に基づいて、電圧 $Va([\{N - 1\} \cdot L] + 1) \sim Va(N \cdot L)$ の何れか1つを選択し、同じ電圧のアナログ信号の電圧 $Vc(M)$ を出力する。

【0034】

図3は、図1のインピーダンス変換回路3の構成を示す。インピーダンス変換

回路 3 は、 γ 電圧用オペアンプ群 3 1、 V_{com} 電圧用オペアンプ群 3 2、静電容量部 3 3、及び、極性制御部 3 4 で構成される。 γ 電圧用オペアンプ群 3 1 は、 N 個のオペアンプ $A_{11} \sim A_{1n}$ で構成され、 N 個の電圧 $V_b(1) \sim V_b(N)$ から成る γ 電圧信号群 1 0 1 が入力される。 V_{com} 電圧用オペアンプ群 3 2 は、 M 個のオペアンプ $A_{21} \sim A_{2m}$ で構成され、 M 個の電圧 $V_c(1) \sim V_c(M)$ から成る V_{com} 電圧信号群 1 0 2 が入力される。オペアンプ $A_{11} \sim A_{1n}$ 及び $A_{21} \sim A_{2m}$ は、ボルテージフォロワを構成し、インピーダンス変換により、入力電圧と同電圧の出力電圧を発生する。

【 0 0 3 5 】

極性制御部 3 4 は、 N 個のスイッチ $S_{11a} \sim S_{1na}$ から成る第 1 スイッチ群、 N 個のスイッチ $S_{11b} \sim S_{1nb}$ から成る第 2 スイッチ群、及び、 M 個のスイッチ $S_{21} \sim S_{2m}$ から成る第 3 スイッチ群で構成され、極性制御信号 1 0 6 が入力される。第 1 スイッチ群、第 2 スイッチ群、及び、第 3 スイッチ群は、動作可能なスイッチが交流駆動の際にオンオフする。

【 0 0 3 6 】

静電容量部 3 3 は、所定の値のキャパシタが接続される N 個のノード $N_{11} \sim N_{1n}$ 、及び、 M 個のノード $N_{21} \sim N_{2m}$ で構成される。インピーダンス変換回路 3 は、交流駆動の際に、スイッチの何れかがオンする。ノード $N_{11} \sim N_{1n}$ 及び $N_{21} \sim N_{2m}$ のライン上では、交流駆動の際に、電荷の移動があり、電位が変動する。キャパシタは、ライン上の電位変動を吸収し安定にする。

【 0 0 3 7 】

オペアンプ A_{11} は、電圧 $V_b(1)$ が入力され、出力端子がノード N_{11} を介して、スイッチ S_{11a} 及び S_{11b} の一端に接続される。オペアンプ A_{12} は、電圧 $V_b(2)$ が入力され、出力端子がノード N_{12} を介して、スイッチ S_{12a} 及び S_{12b} の一端に接続される。以下同様にして、オペアンプ A_{1n} は、電圧 $V_b(N)$ が入力され、出力端子がノード N_{1n} を介して、スイッチ S_{1na} 及び S_{1nb} の一端に接続される。スイッチ $S_{11a} \sim S_{1na}$ の他端は、電圧 $V_d(1)$ が出力される端子に全て接続される。スイッチ $S_{11b} \sim S_{1nb}$ の他端は、電圧 $V_d(2)$ が出力される端子に全て接続される。

【0038】

オペアンプA21は、電圧 $V_c(1)$ が入力され、出力端子がノードN21を介して、スイッチS21の一端に接続される。オペアンプA22は、電圧 $V_c(2)$ が入力され、出力端子がノードN22を介して、スイッチS22の一端に接続される。以下同様にして、オペアンプA2mは、電圧 $V_c(M)$ が入力され、出力端子がノードN2mを介して、スイッチS2mの一端に接続される。スイッチS21～S2mの他端は、電圧 V_e が出力される端子に全て接続される。

【0039】

極性制御部34は、極性制御信号106に基づいて、スイッチS11a～S1na、スイッチS11b～S1nb、及び、スイッチS21～S2mの各スイッチ群毎に、正極側駆動時にオンするスイッチを1つ、負極側駆動時にオンするスイッチを1つ夫々動作可能にする。第1～第3スイッチ群の動作可能でない残りの全てのスイッチは、オフの状態を維持する。

【0040】

図4は、図1の液晶駆動回路4の構成を示す。液晶駆動回路4は、 γ 補正抵抗回路41及び画像出力回路42で構成される。 γ 補正抵抗回路41は、 $L-1$ 個の抵抗 $Rb1 \sim Rb1+1$ で構成される。抵抗 $Rb1 \sim Rb1-1$ は、液晶の光透過率特性の γ 曲線に近似するように、夫々の値が設定され、高電圧電源ライン V_{cc} から低電圧電源ライン V_{ss} までの間に、この順で直列に接続される。

【0041】

γ 補正抵抗回路41には、 γ 電圧信号103が入力される。電圧 $V_d(1)$ は、抵抗 $Rb2$ とのノードを有する一端とは反対の抵抗 $Rb1$ の他端に入力される。電圧 $V_d(2)$ は、抵抗 $Rb1-2$ とのノードを有する一端とは反対の抵抗 $Rb1-1$ の他端に入力される。

【0042】

γ 補正抵抗回路41は、高電圧 V_{cc} から低電圧 V_{ss} までの間の電圧を $L-1$ に分圧し、 L 個の電圧 $V_f(1) \sim V_f(L)$ をこの順に発生する。液晶の光透過率特性は、電圧 $V_f(1) \sim V_f(L)$ に対して、 L 階調分のコントラスト比を有する。

【 0 0 4 3 】

画像出力回路 4 2 は、J 個のデータラッチ回路 4 0 1 ~ 4 0 j、デコーダ回路 4 1 1 ~ 4 1 j、D A コンバータ回路 4 2 1 ~ 4 2 j、及び、オペアンプ A 3 1 ~ A 3 j で構成される。データラッチ回路 4 0 1、デコーダ回路 4 1 1、D A コンバータ回路 4 2 1、及び、オペアンプ A 3 1 は、第 1 の画像出力部分を構成し、以下同様に、データラッチ回路 4 0 j、デコーダ回路 4 1 j、D A コンバータ回路 4 2 j、及び、オペアンプ A 3 j は、第 J の画像出力部分を構成する。

【 0 0 4 4 】

データラッチ回路 4 0 1 ~ 4 0 n は夫々、画像データ信号 1 0 7 が入力され、所定のタイミングで動作することにより、対応する画像データをラッチし、デコーダ回路 4 1 1 ~ 4 1 j に入力する。デコーダ回路 4 1 1 ~ 4 1 j は夫々、画像データを画像デジタル信号に変換し、D A コンバータ回路 4 2 1 ~ 4 2 j に入力する。D A コンバータ回路 4 2 1 ~ 4 2 j は夫々、画像デジタル信号に基づいて、電圧 $V_f(1) \sim V_f(L)$ の中から何れか 1 つを選択し、同じ電圧を発生して、電圧 $V_g(1) \sim V_g(J)$ として出力する。液晶駆動回路 4 は、J 個の電圧 $V_g(1) \sim V_g(J)$ を画像信号 1 0 8 として出力する。

【 0 0 4 5 】

γ 電圧信号 1 0 3 は、L 階調のコントラストを与える信号であり、Vcom 電圧信号 1 0 4 は、交流駆動に必要な信号である。LCD 装置は、Vcom 電圧信号 1 0 4 の電位と画像信号 1 0 8 の電位との差に基づいて、交流駆動が行われる。

【 0 0 4 6 】

γ 電圧信号 1 0 3 及び Vcom 電圧信号 1 0 4 の発生は、信号発生回路 5 が発生する電位アドレス信号 1 0 5 及び極性制御信号 1 0 6 に基づいて、制御される。信号発生回路 5 は、内部に制御レジスタを有し、制御レジスタの内容に基づいて、電位アドレス信号 1 0 5 及び極性制御信号 1 0 6 を発生する。

【 0 0 4 7 】

液晶パネル 6 に応じた γ 電圧信号 1 0 3 及び Vcom 電圧信号 1 0 4 の適正値の設定は、信号発生回路 5 に対するソフトウェア制御により行われる。図示されないマイクロコンピュータは、信号発生回路制御プログラムに基づいて動作し、L

C D装置の電源投入の直後に、予め調整された適正値を信号発生回路5の制御レジスタに書き込む。調整作業は、液晶パネル6の変更時のみ行われ、LCD装置を動作させながら、信号発生回路制御プログラムを用いて適正値を調整し、内部に保存する。

【0048】

以下、適正値の設定動作について説明する。適正値に対応する制御レジスタの内容は、 γ 電位出力回路22の分解能Nが4であり、Vcom電位出力回路23の分解能Mが2であり、抵抗ストリングス回路21の分解能Xが256であり、階調数Lが64である。信号発生回路5に対するソフトウェア制御により、上記の設定値を電位アドレス信号105及び極性制御信号106に設定する。

【0049】

電位アドレス信号105の内容に従って、 γ 電位アドレスは、正極駆動時の高電位側が1、正極駆動時の低電位側が2、負極駆動時の高電位側が1、負極駆動時の低電位側が2に夫々設定される。COM電位アドレスは、正極駆動時が3、負極駆動時が3に設定される。

【0050】

極性制御信号106の内容に従って、正極駆動時にオンするスイッチがS11a、S13b、及び、S21に夫々設定される。負極駆動時にオンするスイッチがS12a、S14b、及び、S2mに夫々設定される。

【0051】

抵抗ストリングス回路21は、高電圧Vccから低電圧Vssまでを257等分に分圧し、256個の電圧Va(1)～Va(256)を生成する。 γ 電位出力回路22は、電圧Va(1)～Va(256)が入力される。Vcom電位出力回路23は、電圧Va(1)～Va(64)、及び、電圧Va(193)～Va(256)が入力される。

【0052】

DAコンバータ回路221は、電位アドレス信号105に基づいて、電圧Va(1)～Va(64)の中から電圧Va(1)を選択し、電圧Va(1)と同電圧の電圧Vb(1)を発生する。DAコンバータ回路222は、電位アドレス信号

105に基づいて、電圧 $V_a(65) \sim V_a(128)$ の中から電圧 $V_a(65)$ を選択し、電圧 $V_a(65)$ と同電圧の電圧 $V_b(2)$ を発生する。DAコンバータ回路223は、電位アドレス信号105に基づいて、電圧 $V_a(129) \sim V_a(192)$ の中から電圧 $V_a(130)$ を選択し、電圧 $V_a(130)$ と同電圧の電圧 $V_b(3)$ を発生する。DAコンバータ回路224は、電位アドレス信号105に基づいて、電圧 $V_a(193) \sim V_a(256)$ の中から電圧 $V_a(194)$ を選択し、電圧 $V_a(194)$ と同電圧の電圧 $V_b(4)$ を発生する。

【0053】

DAコンバータ回路251は、電位アドレス信号105に基づいて、電圧 $V_a(1) \sim V_a(64)$ の中から電圧 $V_a(3)$ を選択し、電圧 $V_a(3)$ と同電圧の電圧 $V_c(1)$ を発生する。DAコンバータ回路252は、電位アドレス信号105に基づいて、電圧 $V_a(193) \sim V_a(256)$ の中から電圧 $V_a(195)$ を選択し、電圧 $V_a(195)$ と同電圧の電圧 $V_c(2)$ を発生する。

【0054】

インピーダンス変換回路3は、電圧 $V_b(1) \sim V_b(4)$ を選択し、同電圧の電圧 $V_d(1)$ 及び $V_d(2)$ から成る2値の γ 電圧信号103を発生し、 $V_c(1)$ 及び $V_c(2)$ を選択し、電圧 V_e から成る V_{com} 電圧信号104を発生する。

【0055】

γ 補正抵抗回路41は、高電圧 $V_d(1)$ から低電圧 $V_d(2)$ までを64分割し、電圧 $V_f(1) \sim V_f(64)$ をこの順に発生する。画像出力回路42は、電圧 $V_f(1) \sim V_f(64)$ に基づいて、画像データ信号107を画像信号108に変換する。画像信号108は、J個の電圧 $V_g(1) \sim V_g(J)$ から成り、64階調のコントラストを有する。画像信号108の各電圧 V_g は、画像データに基づいて印加電圧が決定され、最高電圧印加時に電圧 $V_f(1)$ が指定され、最低電圧印加時に電圧 $V_f(64)$ が指定される。

【0056】

正極側駆動の場合、画像信号108の各電圧 V_g は、最高電圧印加に $V_f(1) = V_d(1) = V_b(1) = V_a(1)$ になり、最低電圧印加時に $V_f(64) = V$

$d(2) = Vb(3) = Va(130)$ になる。 V_{com} 電圧信号104の電圧 V_e は、 $V_e = Vc(1) = Va(3)$ になる。

【0057】

負極側駆動の場合、画像信号108の各電圧 V_g は、最高電圧印加に $V_f(1) = Vd(1) = Vb(2) = Va(65)$ になり、最低電圧印加時に $V_f(64) = Vd(2) = Vb(4) = Va(194)$ になる。 V_{com} 電圧信号104の電圧 V_e は、 $V_e = Vc(2) = Va(195)$ になる。

【0058】

上記実施形態例によれば、 γ 信号及び V_{com} 信号の発生が、信号発生回路が発生する電位アドレス信号及び極性制御信号に基づいて、制御されることにより、液晶パネルに応じた γ 信号及び V_{com} 信号の調整作業が、信号発生回路に対するソフトウェア制御により行えるので、外付け抵抗等によるハードウェア的な調整作業や外部部材が必要なくなり、液晶駆動回路 IC 及び外部回路として分担していた2つの構成部材を1つの構成部材にできるので、小型化及び低コスト化が容易になり、調整作業が容易なる。

【0059】

なお、上記実施形態例では、 γ 電圧信号103が2つの電圧 $Vd(1)$ 及び $Vd(2)$ から成る場合について説明したが、インピーダンス変換回路3を変更し、 γ 電圧信号103を3つの電圧 $Vd(1) \sim Vd(3)$ にして、 γ 補正抵抗回路41の直列抵抗部分の各ノードに入力することもできる。この場合、電圧 $Vd(1)$ 、 $Vd(2)$ 、及び、 $Vd(3)$ を電圧 $V_f(1)$ を発生するノード、電圧 $V_f(L/2)$ を発生するノード、及び、電圧 $V_f(L)$ を発生するノードに夫々入力すれば、高電圧側と低電圧側の調整が夫々独立に行えるので、光透過率特性の γ 曲線に対応する γ 補正の調整精度が向上する。

【0060】

以上、本発明をその好適な実施形態例に基づいて説明したが、本発明の液晶駆動装置は、上記実施形態例の構成にのみ限定されるものでなく、上記実施形態例の構成から種々の修正及び変更を施した液晶駆動装置も、本発明の範囲に含まれる。

【0061】

【発明の効果】

以上説明したように、本発明の液晶駆動装置では、液晶パネルに応じた γ 信号及びVcom信号の調整作業が、信号発生回路に対するソフトウェア制御により行えることにより、液晶駆動回路IC及び外部回路として分担していた2つの構成部材を1つの構成部材にできるので、小型化及び低コスト化が容易になり、調整作業が容易なる。この場合、 γ 電位出力回路22の分解能N及びVcom電位出力回路23の分解能Mを高めれば、 γ 信号及びVcom信号に対する調整の精度が向上し、液晶パネル上の表示画像の画質も向上する。

【0062】

また、電位生成回路、インピーダンス変換回路、及び、液晶駆動装置を1つにまとめることにより、液晶駆動装置ICとしての1チップ化が容易になる。

【図面の簡単な説明】

【図1】

本発明の一実施形態例の液晶駆動装置を搭載したLCD装置のブロック図である。

【図2】

図1の電位生成回路2の構成を示す。

【図3】

図1のインピーダンス変換回路3の構成を示す。

【図4】

図1の液晶駆動回路4の構成を示す。

【図5】

従来のLCD装置のブロック図である。

【符号の説明】

- 1 液晶駆動装置
- 2 電位生成回路
- 3 インピーダンス変換回路
- 4 液晶駆動回路

- 5 信号発生回路
- 6 液晶パネル
- 7 表示制御部
 - 21 抵抗ストリングス回路
 - 22 γ 電位出力回路
 - 23 Vcom電位出力回路
 - 31 γ 電圧用オペアンプ群
 - 32 Vcom電圧用オペアンプ群
 - 33 静電容量部
 - 34 極性制御部
 - 41 γ 補正抵抗回路
 - 42 画像出力回路
 - 71 γ 補正抵抗部
 - 72 インピーダンス変換部
 - 73 抵抗ストリングス部
 - 74 Vcom駆動回路
- 101 γ 電圧群
- 102 Vcom電圧群
- 103 γ 電圧信号
- 104 Vcom電圧信号
- 105 電位アドレス信号
- 106 極性制御信号
- 107 画像データ信号
- 108 画像出力信号
- 111~11n γ クロック
- 121~12m COMクロック
- 201~20n、231~23m、401~40j データラッチ回路
- 211~21n、241~24m、411~41j デコーダ回路
- 221~22n、251~25m、421~42j DAコンバータ回路

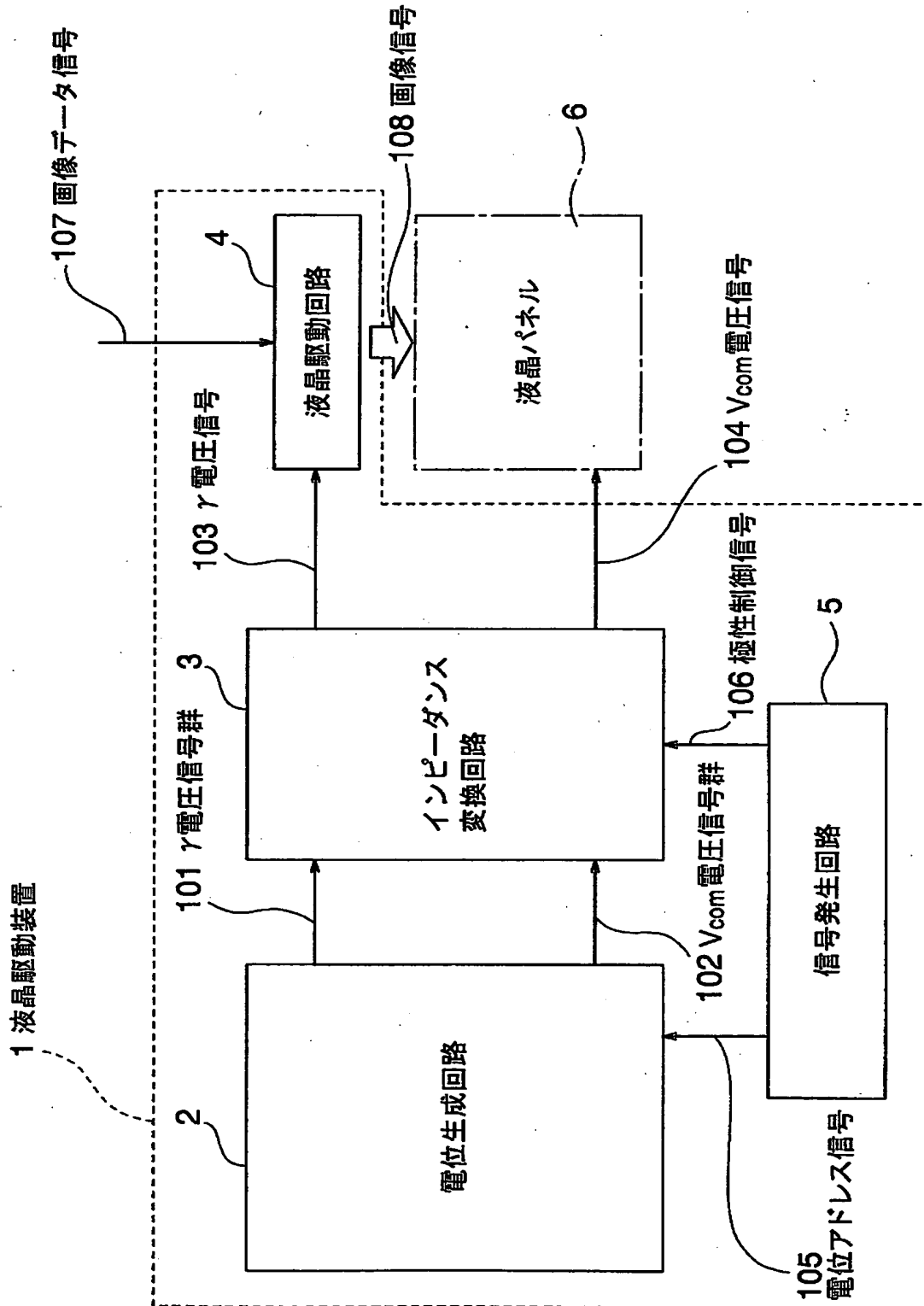
$A_{11} \sim A_{1n}$, $A_{21} \sim A_{2m}$, $A_{31} \sim A_{3j}$ オペアンプ

$R_{a1} \sim R_{ax+1}$, $R_{b1} \sim R_{b1-1}$ 抵抗

【書類名】

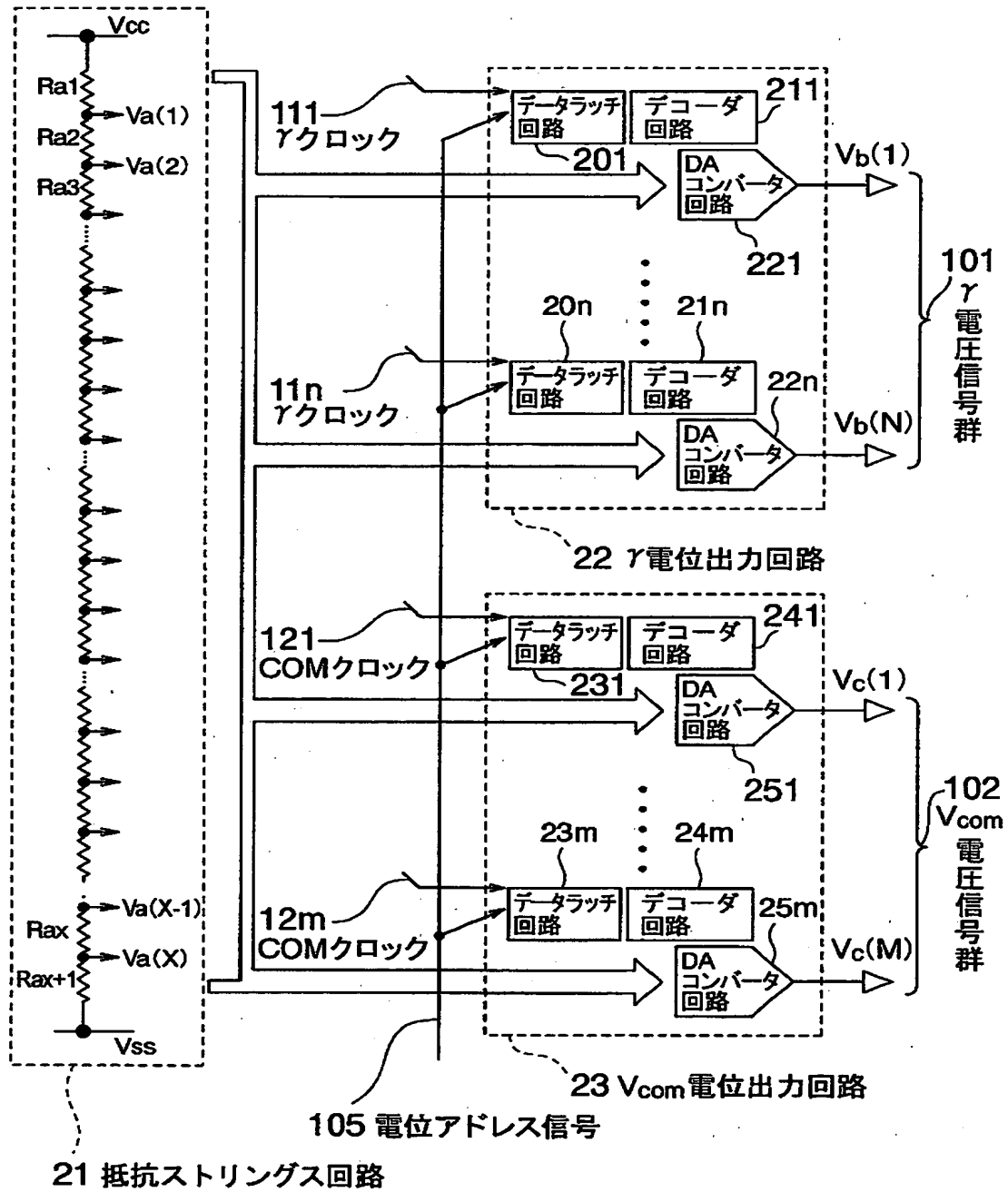
図面

【図 1】



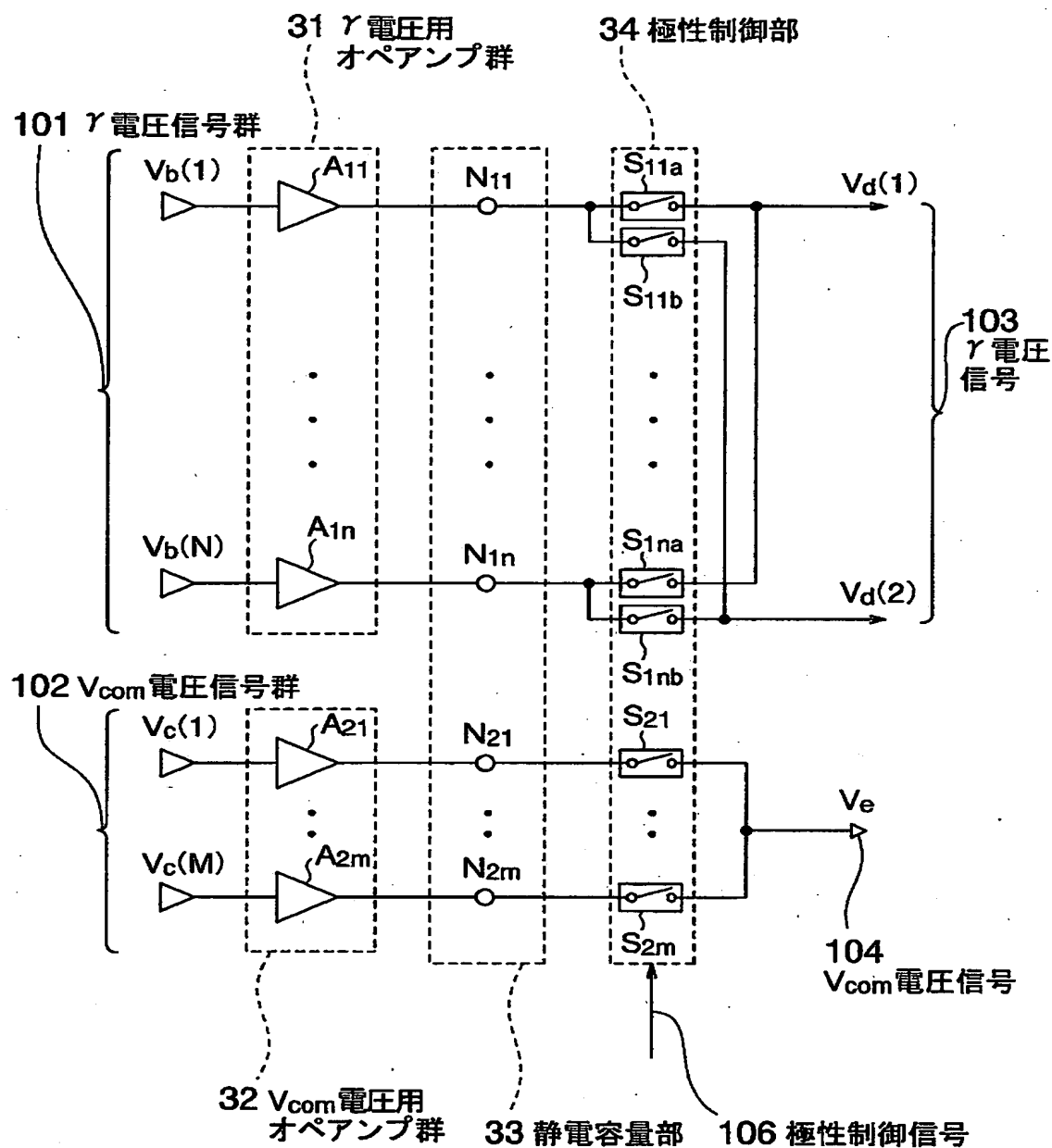
【図2】

2: 電位生成回路



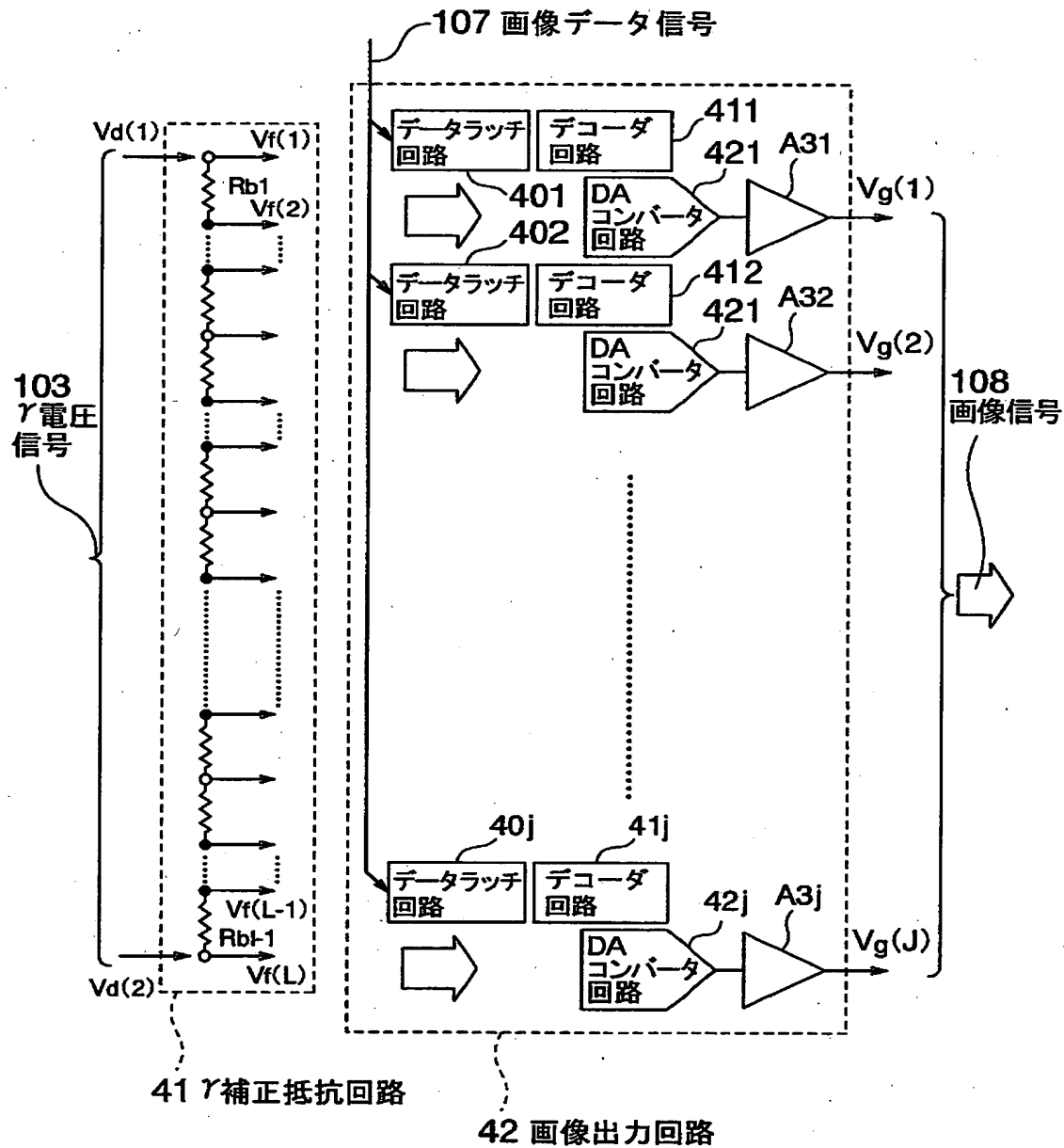
【図3】

3:インピーダンス変換回路

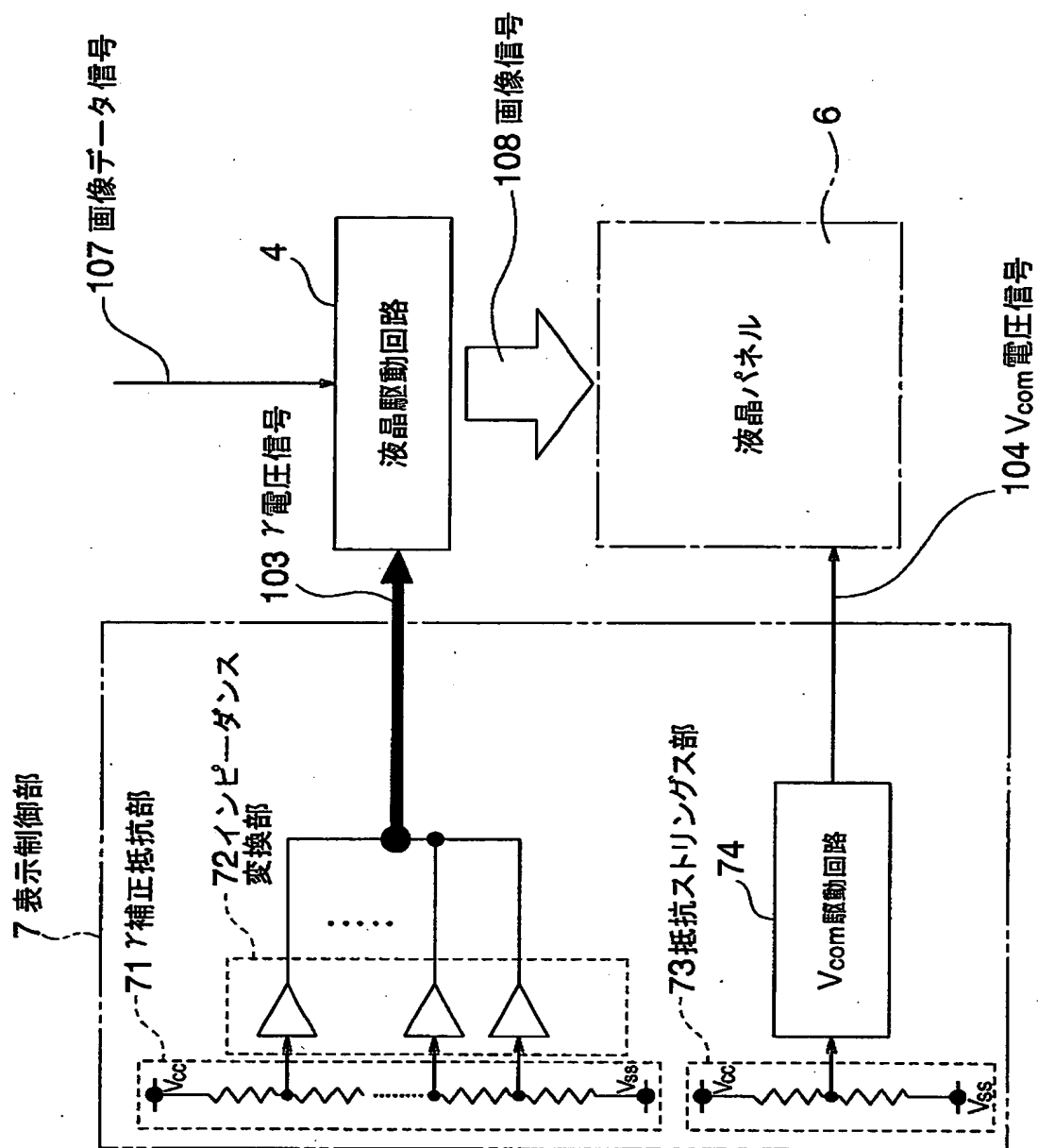


【図4】

4: 液晶駆動回路



【図5】



【書類名】 要約書

【要約】

【課題】 小型化及び低コスト化が容易で調整作業が容易な液晶駆動装置を提供する。

【解決手段】 信号発生回路 5 は、内容がソフトウェア制御で決定される電位アドレス信号 1 0 5 及び極性制御信号 1 0 6 を発生する。電位生成回路 2 は、電位アドレス信号 1 0 5 に基づいて、N 個の電圧の γ 電圧信号群 1 0 1、及び、M 個の電圧の V_{com} 電圧信号群 1 0 2 を発生する。インピーダンス変換回路 3 は、極性制御信号 1 0 6 に基づいて、 γ 電圧信号群 1 0 1 及び V_{com} 電圧信号群 1 0 2 の中から選択し、 γ 電圧信号 1 0 3 及び V_{com} 電圧信号 1 0 4 を夫々発生する。液晶駆動回路 4 は、 γ 電圧信号 1 0 3 から L 種類の電圧の γ 補正用電圧群を発生し、 γ 補正用電圧群の中から選択し、画像データ信号 1 0 7 から L 階調の画像信号 1 0 8 を発生する。液晶パネル 6 は、画像信号 1 0 8 を画像として表示する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [390001915]

1. 変更年月日 1990年10月 3日
[変更理由] 新規登録
住 所 山形県山形市北町4丁目12番12号
氏 名 山形日本電気株式会社